

基於邊緣特性之解拜爾圖像電路設計方法

A Hardware Design of Edge-based Debayering Method

指導教授：陳培殷

專題成員：杜少宏、葉承軒、楊宇翔、蘇晉德

開發工具：Python 3.7.6、Verilog、Xilinx SDK、
Xilinx ZedBoard Zynq-7000 7z020、Vivado

2018.3、modelsim 10.1c

測試環境：Windows 10

一、簡介：

大多數現代數位相機使用一層覆上濾色陣列的單一的感光元件來取得影像，所以去馬賽克是影像處理管線（color image pipeline）中的一個必要環節，以將影像重建成一般可瀏覽的格式。簡單來說，因為相機中的單位感光元件只會讓單一顏色（R or G or B）通過，也就是一個像素只會接收一個顏色的數值，因此需要以去馬賽克（Debayering）的方式透過其周遭像素估計並還原出剩餘的兩種顏色，形成一張標準的影像。由於是應用在相機上因此我們採用嵌入式系統以 Verilog 去實作此演算法試圖達成快速且節省資源的硬體模組。

首先我們以 Python 寫出測試檔案（testfixture.v）、輸入檔案（input.dat）和輸出檔案（golden.dat），以驗證 Verilog 程式的正確性（functional simulation）。在此步驟中我們為了配合硬體限制因此模擬結果會與 Python 測試檔案有些許精準度上的誤差，在此可忽略不計。確認完程式正確無誤後我們會將 Verilog 程式燒錄至 Xilinx Zynq-7000 上並透過 VGA 將圖片輸出到螢幕上來驗證效果。

下面即為系統架構圖以及此次專題使用的 Xilinx ZedBoard Zynq-7000 7z020 實體圖，其中系統架構圖中的 Bram 儲存的即是原圖，而 Memory 儲存的則是經過此解拜爾圖像電路的結果圖。

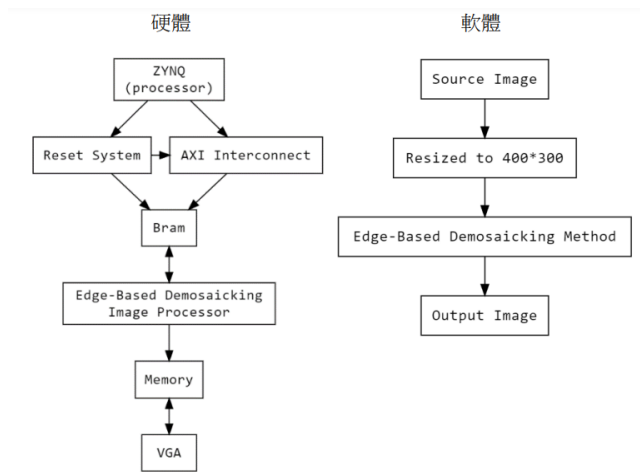


圖 一、系統架構圖



圖 二、ZedBoard Zynq-7000 7z020

二、 測試結果：

下圖為原始影像，輸入檔案影像（運用 color filter array 處理）和 Debayering Method 還原影像，在硬體的精準度限制和記憶體限制下仍可以還原出驚人效果。



圖 三、原始影像



圖 四、輸入檔案圖像

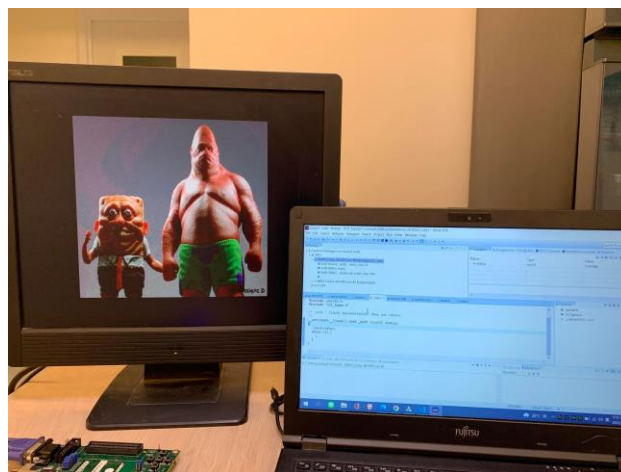


圖 五、硬體部分輸出到螢幕上之結果圖