

智慧路燈與 AI 加速器的研究

指導教授：蔡孟勳教授 蔡佩璇教授

專題成員：洪緯宸

開發工具：C++, Scala, Verilog, Chisel

測試環境：MacOS , Windows 10

一、簡介：

基於系統穩定的想法，我們要設計一套完美的 Windows 作業系統，需要結合 Windows 在使用上的便利性與 UNIX 系統高穩定的特性.....

專題目的為研究 AI 影像辨識加速晶片架構，增加城市的智慧化，為智慧城市做鋪墊，提供未來自駕車、科技執法、即時回報車禍系統的基礎建設。

由於市面上影像辨識使用的CPU，反應時間不夠快，且功耗高，因此無法在最關鍵的時刻做出反應，防止車禍發生。

我希望可以透過設計AI硬體加速器，讓硬體可以更快的對影像做出判斷，並做出相應的即時響應。

AI加速方法：

- 硬體加速：將常用到的運算直接寫成硬體做加速
- 指令擴增：針對運算的資料型態做ALU的優化
- 增加運算單元：因為影像辨識需要大量的平行處理，因此大量運算單元可以大幅增加計算的速度

硬體加速：用verilog 處理convolution的圖片，用2019大專生競賽IC競賽的convolution當作我的硬體加速的實作，這題的目的是要把圖片做convolution Relu maxpooling 的處理結果傳回testbench，電路的架構就是4個state 兩個read state 兩個write state，因為計算不複雜，所以我把計算的過程跟兩個state pipeline做在一起。

指令擴增：參考晶心科技的vector register file，除了32個32bits的reg 以外，新增32個64bits的vector register file用來存要計算的圖像資料以及運算結果，CPU的擴增指令可以直接對vector register file 做計算及存取，減少了計算及拿記憶體時間。

增加運算單元：參考孔祥重院士的Systolic array，藉由增加運算單元，加快convolution的速度，可以將kernel的值先preload到processing element裡，再將input 以陣列的方式輸入systolic array，在processing element 會計算kernel 跟input

的相乘，並存在partial sum裡，與下一個結果相加，最後convolution的結果會直接從Tile 另一邊輸出，速度可以大幅增加。

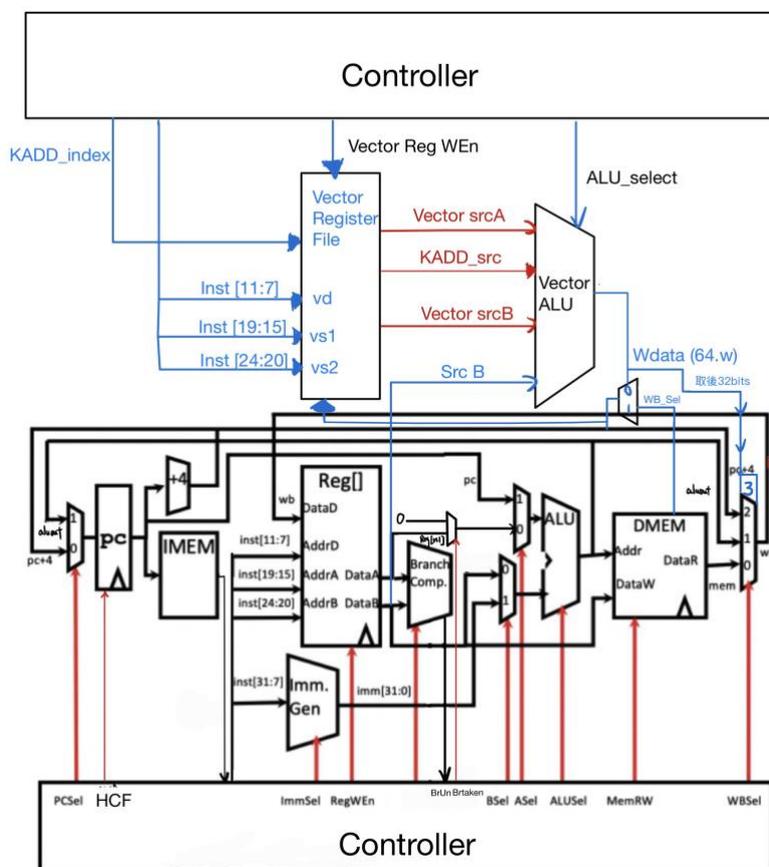
二、測試結果：

硬體加速：通過 testbench 測試，達到 rankA 標準

Source code: https://github.com/BobLouis/IC_context_practice/tree/master/2019

指令擴增：

Vector extended RISC-V AI accelerator.



Cycles:	11880
Instrs.retired:	11880
CPI:	1

```
1 | Reached Halt and Catch Fire instruction!  
2 | inst: 312 pc: 260 src line: 141
```

Vector extension CPU 所使用的 Cycle 數 基本 RISC V CPU 所使用的 Cycle 數

在相同的 CPI 與頻率下 Vector extended CPU 比一般 RISC V CPU 快了38倍。