

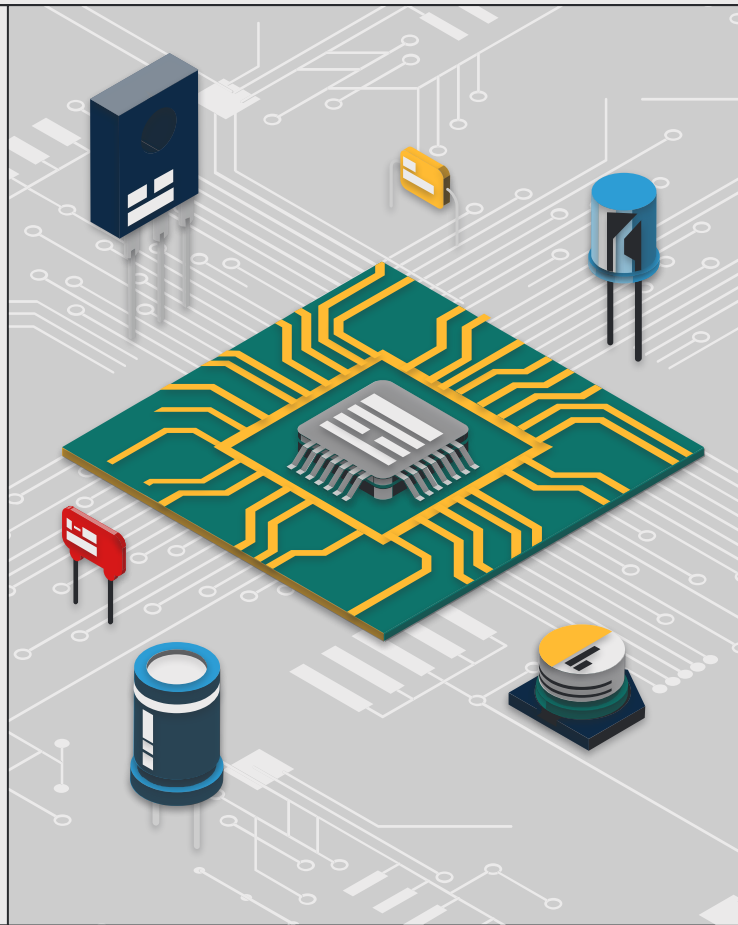
支援多解析度輸出之雙三次影像 縮放 **FPGA** 實作

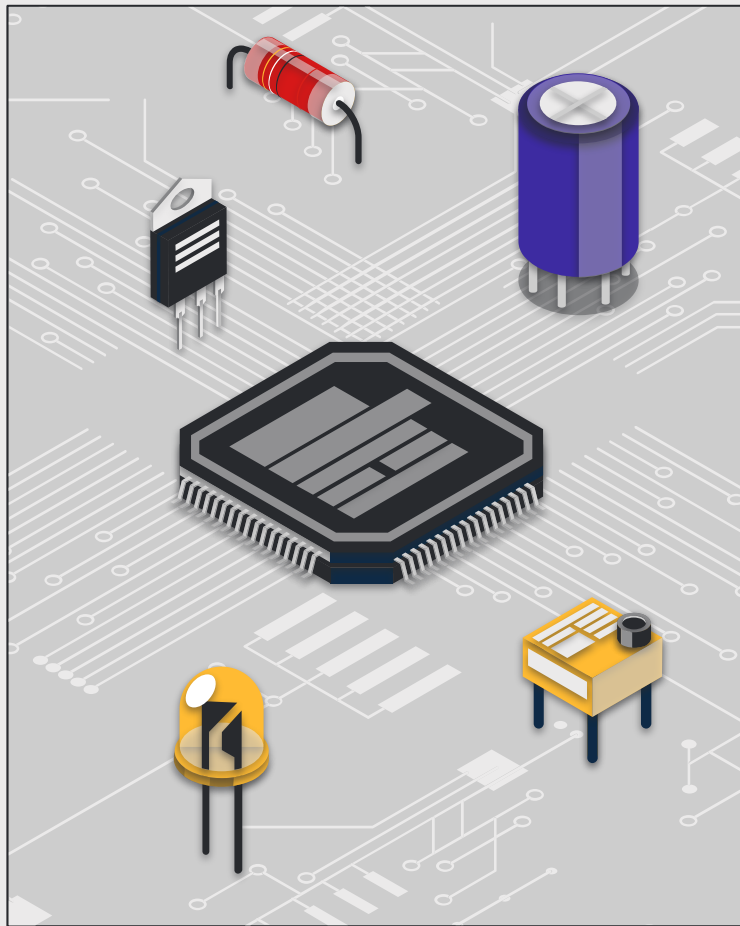
Multi-Resolution Bicubic Image Scaling on FPGA

指導教授：陳培殷教授

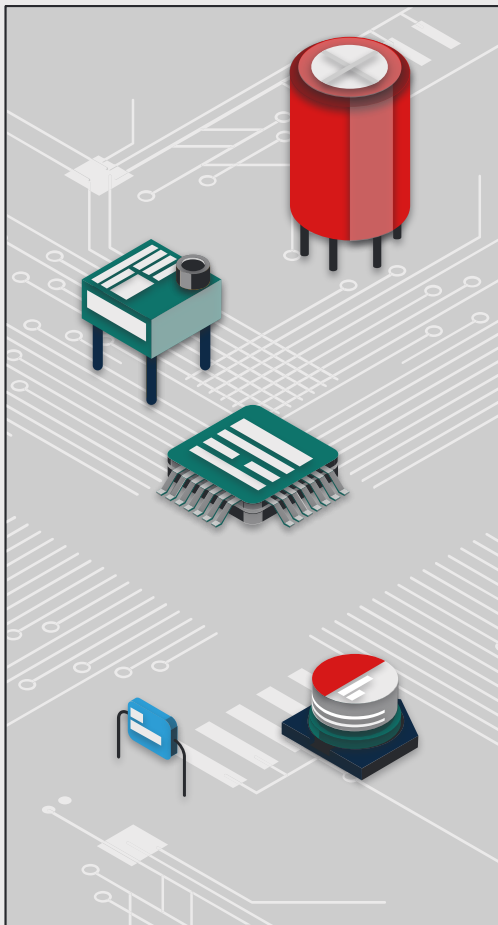
專題成員：羅時瀚

蔡佳蓉





研究動機 和目的



研究動機和目的

- 核心需求：高畫質設備普及，市場追求更高解析度的影像。
- 技術痛點：**Bicubic** 演算法運算複雜，純軟體執行消耗 **CPU** 資源。
- 核心方案：
 - 硬體加速：以 **Verilog** 實作 **Bicubic**，利用 **FPGA** 平行架構加速。
 - 軟硬整合：基於 **PYNQ** 平台開發 **Python GUI**，實現影像即時傳輸。

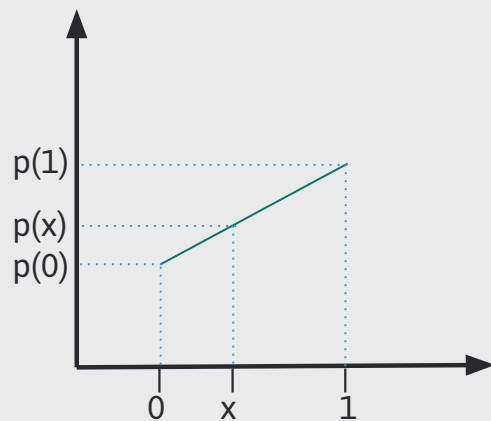
Bicubic interpolation

雙三次插值



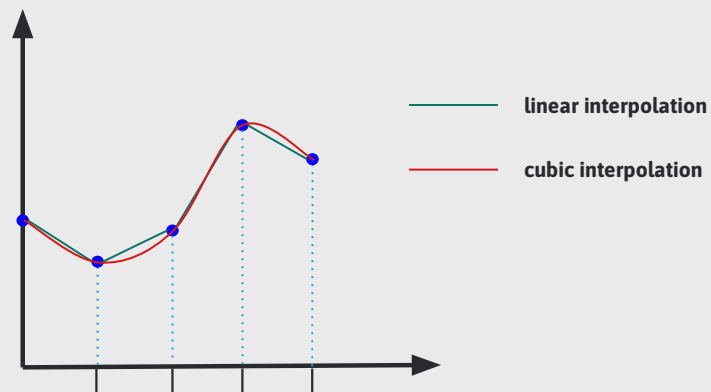
Linear interpolation

- $p(x) = p(0) + x (p(1) - p(0))$



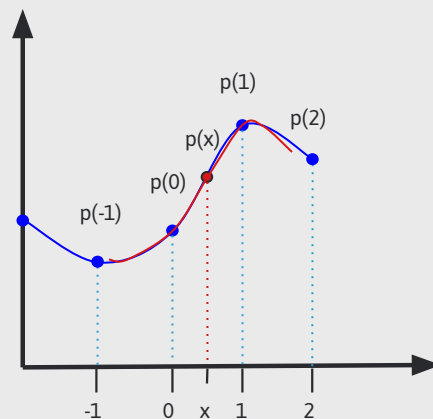
Cubic interpolation

- 如果不只兩個點, 線性內插(綠線)就會遇到不平滑的情況
- 三次內插(紅線)可以改善此問題



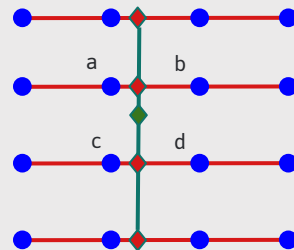
Cubic interpolation

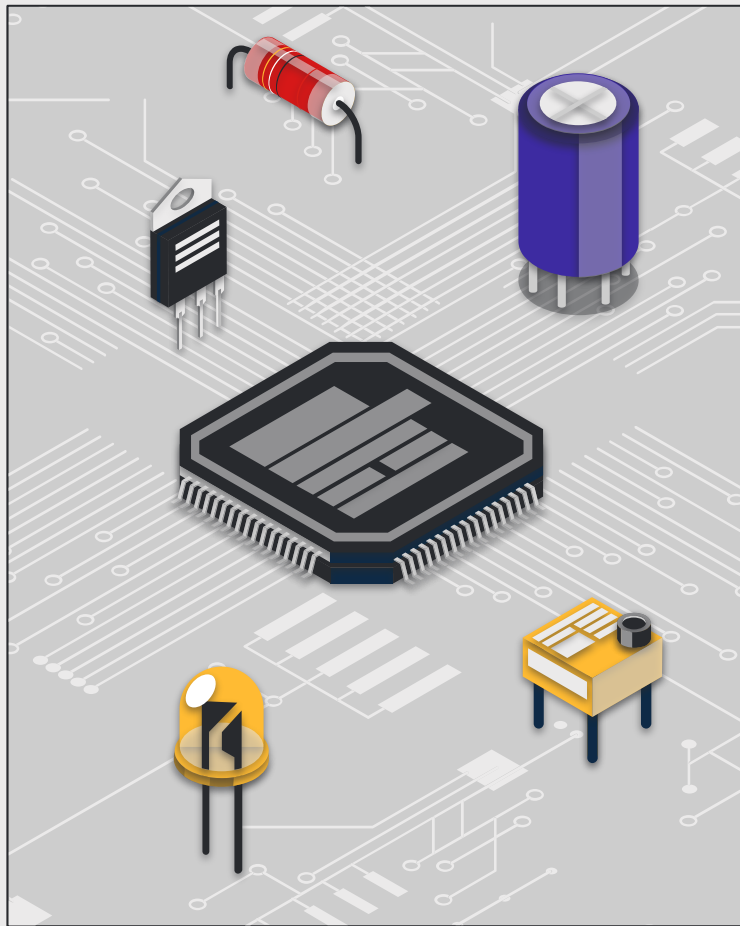
- $p(x) = ax^3 + bx^2 + cx + d$
- 已知 $p(-1)$ 、 $p(0)$ 、 $p(1)$ 、 $p(2)$
- 透過函數的導數獲得 a 、 b 、 c 、 d
- 代回即可獲得 $p(x)$



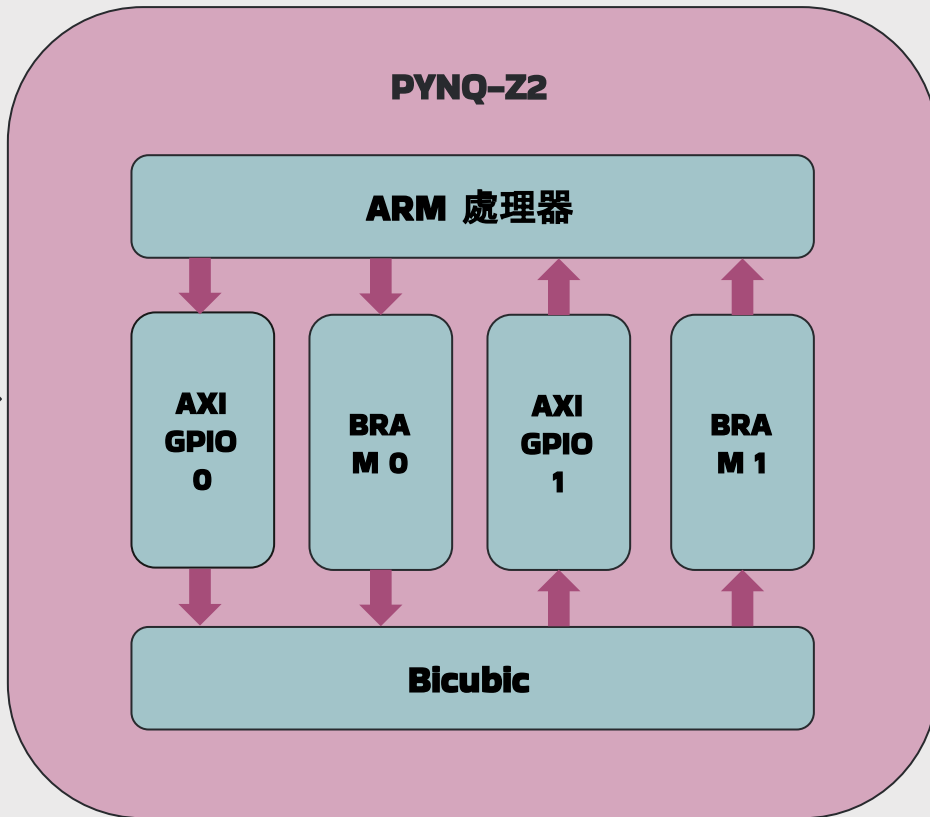
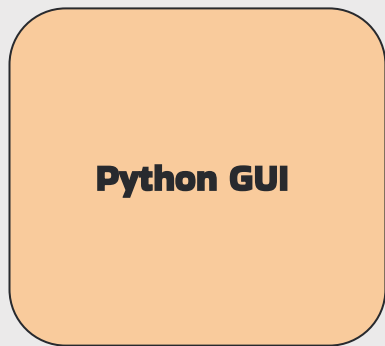
Bicubic interpolation

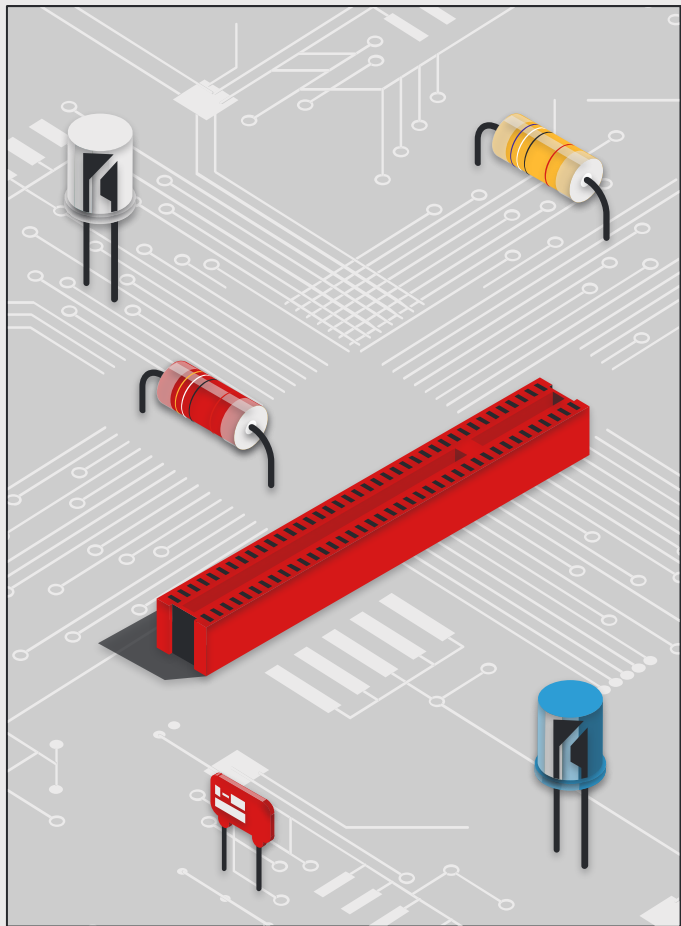
- 先分別求紅線的內插值 (紅色菱形)
- 再用紅色菱形求綠線的內插值 (綠色菱形)
- 綠色菱形即為 a、b、c、d 的內插值





架構圖

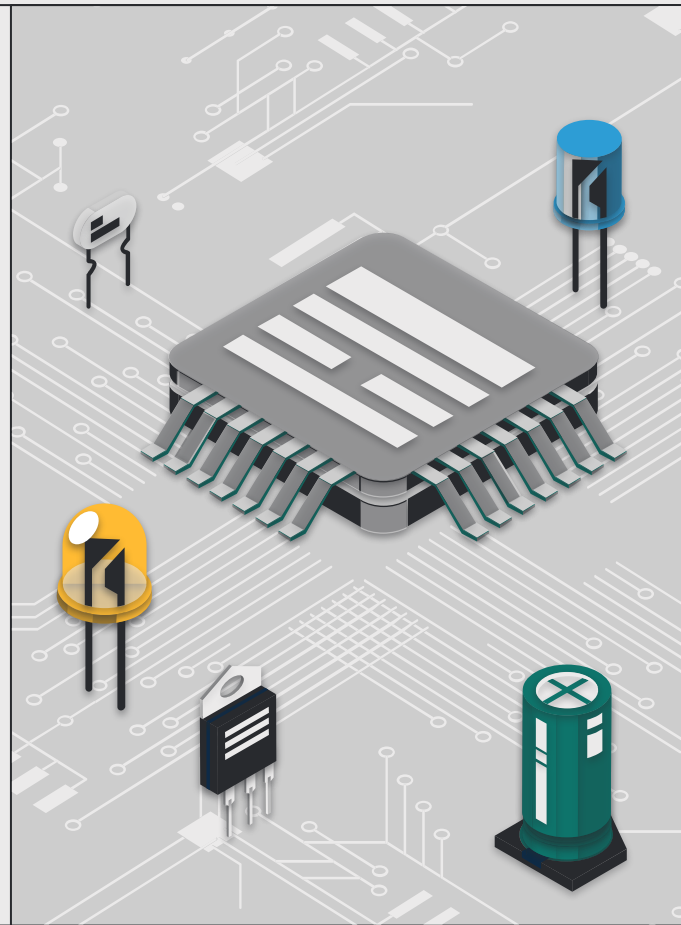




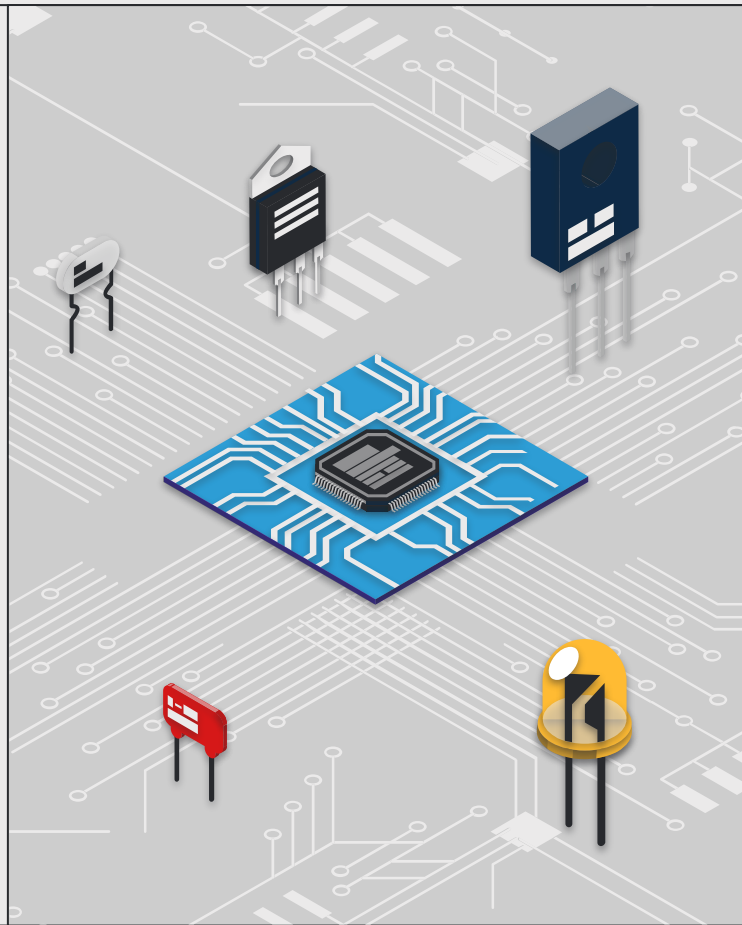
優化內容

優化內容

- **Q-format** 定點化
- **pipeline** 平行架構



成果展示



支援多解析度輸出之雙三次影像縮放 FPGA 實作

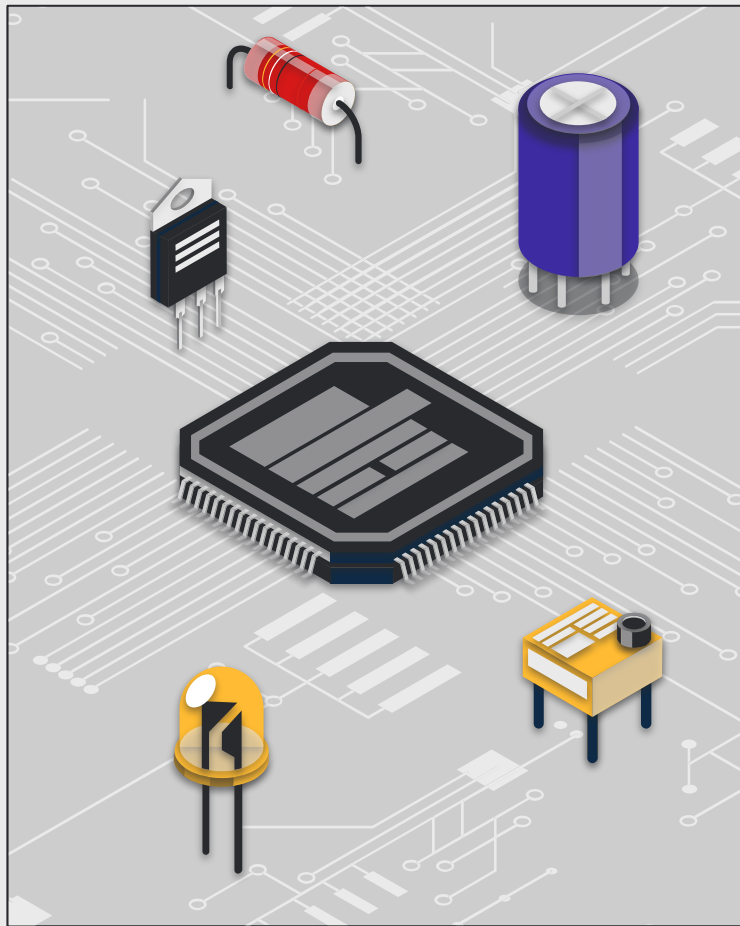
啟動 FPGA 加速縮放



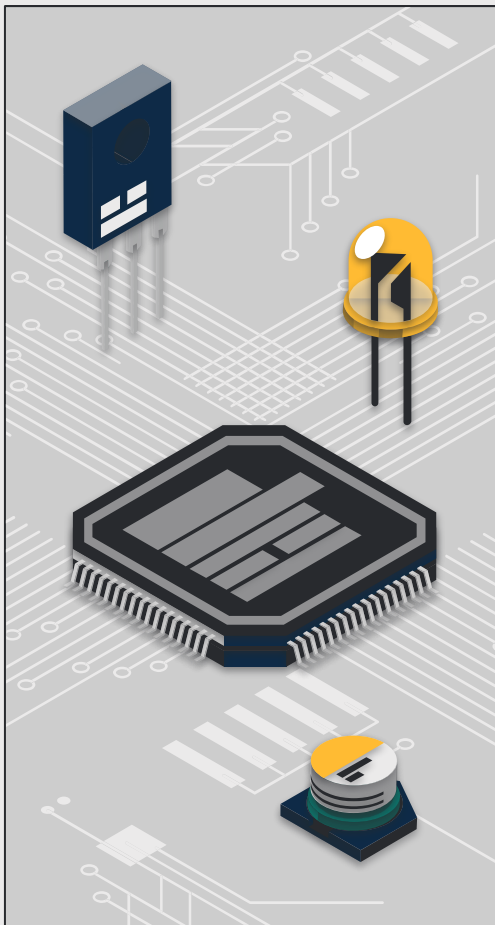
放大前原始影像



Bicubic 放大影像



未來展望



未來展望

- 動態影像超高解析度
- 運用到監視器畫面
- 拓展晶片架構及資源